

eMemory 4Q25 Earnings Call Q&A Transcript

February 11th, 2026, 16:00-17:00 Taiwan Time

Q&A Transcript

1. 公司一直強調每年授權案持續增加，不管是在晶圓廠越來越多的製程授權，或者是晶片公司的設計授權，以晶圓代工廠持續擴充產能，我們的 TAM 也是持續增加，合理上公司的權利金收入應該遠優於代工廠，是什麼原因讓這樣的成長性沒有發生？

>> TAM 的擴大並不會即時等比例反映在權利金收入，兩者之間會存在時間差。不管是晶圓廠的製程授權，或是晶片公司的設計授權，從簽約、設計導入、客戶產品量產，到最終反映為權利金收入，通常都需要較長的週期，尤其是在先進製程與高複雜度應用上，時程更長。

過去兩年，產業的新增產能與成長動能高度集中於先進製程，而我們相關授權多仍處於設計與導入階段，尚未全面進入量產放量期。我們在主要代工廠 12 吋的滲透率約 1.4%，隨著已經累積超過 100 個 16nm 以下 tape outs，已經開始進入量產階段，成長空間非常大。

2. 聯發科與高通皆於法說會中提到，手機與部分消費性應用因記憶體價格上升，進而抑制需求。請問這樣的趨勢，對公司影響為何？

>> 今年來自美國手機大型客戶的營收，主要受惠於 content 增加，包括：

- Modem 模組相關晶片導入
- Wafer 單價提升，如 PMIC 由 0.13μm 轉往 55nm，OLED Driver 由 28nm 轉往更先進的 16nm
- 折疊式手機 Driver IC 用量由原本 1 顆提升至 2 顆

此外，手機銷售不好，但售後市場會更好，售後市場的 DDI 是剛性需求，即使消費者不更換整機，只要進行面板更換，也要同步更換 DDI。綜合以上因素，都會抵消終端需求疲弱所帶來的影響。

3. 以 NVIDIA 新一代平台（例如 Vera Rubin）強化 confidential computing 與硬體信任架構為例，公司目前在此類平台中的 design-in 與商業化進展可否多分享一些？

>> 在 NVIDIA 的 Vera Rubin 架構中，以 Caliptra 硬體信任根導入 rack-scale 機密運算開始成為核心設計，這反映出產業正在進入近二十年來相當關鍵的一波硬體安全結構性升級。隨著 Agentic AI 對資安要求大幅提高，安全機制已不再只是外掛的輔助功能，而是被直接納入晶片底層架構，成為系統設計中的重要基礎。

有了 Caliptra 提供的保護，像 OpenAI、Anthropic 這樣的模型開發商，才敢放心地將他們價值數十億美元的模型布署到第三方雲端平台上。因為他們知道，即便是在別人的機器上運行，權重也只有自己的代碼能解開，在此架構，我們已經導入多項晶片。隨著我們與全球主要雲端服務供應商（CSP）的合作持續深化，在次世代的 Caliptra 2.0，我們的 Security IP 可支援相關平台在硬體信任與機密運算上的需求，加上推論端對 SRAM repair 的剛需，我們在 AI server 的滲透率會有更大的提升。

4. 現在已經量產的 3nm 客戶，應該是沒用公司的 IP（因還沒有權利金收入），我們如何去預期未來的 3nm 會有應用會導入，是基於什麼樣的原因？

>> 目前已量產的 3nm 產品，通常是高度客製的 SoC，客戶為了盡快進入市場，通常沿用前一代設計，但是接下來的 3nm 應用，會因為更複雜的設計和安全性的要求，客戶會傾向使用經過驗證、可快速導入和整合型的 IP，能夠符合系統級需求的 Security IP，這個部分就會是我們的優勢。

5. 請問公司後量子加密（PQC）的客戶導入進度？

>> 公司目前推出的 PUF-based PQC 硬體安全解決方案，已通過 NIST FIPS 205 與 SP 800-208，涵蓋金鑰交換與數位簽章等關鍵應用，代表相關技術已完整對應 NIST 目前所定義的核心 PQC 規範，具備實際導入與商用化基礎。在應用進展方面，相關 PQC 解決方案已獲多家伺服器相關晶片導入，用以支援符合 NIST 標準的後量子資安需求，作為高安全等級系統中硬體信任架構的一部分。

6. 公司提過後量子加密會帶動公司 security solution 的需求，這類 security solution 是否也會有本土化趨勢，比如美國希望用美國 IP 業者，中國也希望用中國業者？

>> 商用電子產品的銷售是全球性的，security 的應用必須使用同一個標準，資訊才能互通。目前全球 security 演算法標準主要依循美國國家標準技術研究院 (NIST) 的規範。我們的 PUF-based security solutions 提供很高安全性的硬體安全，在美國、中國都有很多客戶，他們的產品是銷售到全球。

7. 想問公司能不能詳細說明與 DARPA 的協議。如果 DARPA 採用 eMemory 的解決方案，DARPA 的供應商是否也會採用這些解決方案？如果是，eMemory 會如何把握這樣的機會？

>> 當我們的技術被納入 DARPA 專案，代表我們的解決方案已在高安全等級系統中完成實際驗證，包含硬體信任建立、金鑰保護以及系統整合等關鍵要求。這類專案通常會形成一套可供參考的安全設計範本，讓相關系統供應商與生態系夥伴在後續專案中進行評估與導入。實務上，這些供應商在規劃國防、航太或其他高安全基礎設施相關產品時，往往會優先參考已通過 DARPA 驗證的技術架構，以降低設計與驗證風險。

8. 請問最近很熱門的光通訊（CPO, Co-Packaged Optics），是否會需要用到公司的 IP？

>> 我們已經有客戶在 4nm 晶片中導入相關應用，也有近期被產業中領導廠商併購的新創客戶，同樣已導入相關應用。隨著資料傳輸速度提升到 800G 甚至 1.6T 以上，光電轉換對精準度的要求變得非常高。在半導體與共同封裝光學（CPO）應用中，OTP 更像是晶片的「身分證」和「校準資料」，用來確保每顆晶片在系統裡都能正確運作。

OTP 之所以不可或缺，主要有幾個原因：

- 1. 精密校準：**每一顆矽光子晶片在生產時都有微小差異。我們透過 OTP 儲存雷射功率與波長的校準參數，確保每顆晶片都能達到最佳的傳輸效能。
- 2. 安全與防偽：**CPO 是 AI 資料中心的高價值組件。我們的 OTP 提供唯一識別碼 (UID) 與安全啟動 (Secure Boot)，能有效防止硬體被偽造，並確保韌體執行的安全性。

3. **自動組態設定：**CPO 模組內包含多個複雜元件，我們的 OTP 可以記錄硬體版本與預設參數（如等化器設定），讓系統在開機時能自動識別設備，並完成最佳化的傳輸設定，大幅簡化了系統整合的難度。
4. **節省空間與高可靠度：**CPO 的封裝空間極度受限。相較於傳統需要額外的外部 EEPROM，我們的 OTP 直接整合在晶片內部，不僅大幅節省空間，資料更具不可篡改的可靠性。

9. 晶片迭代速都從過往 2 年變成 1 年，這對公司影響是正面還是負面？

>>這對我們而言，是很正面的趨勢，我們是提供 hard IP，這類 IP 是要通過製程驗證才可以提供給客戶使用，以往 foundry 最先進製程的晶片，要等我們 IP 驗證完成會來不及，所以我們得等前一個製程客戶 migrate 導入。現在客戶 migrate 速度加速，表示換 IP 的機率也就大增，下一代轉入時間也會加速。此外，現在也可以用 chiplet 的方式，比如 compute die 用最先進 2nm 製程，我們可以先導入 3nm 的 chiplet，用封裝方式先導入主晶片。

10. 請問公司與 Arm 的合作進展為何？

>>我們和 Arm 的合作，已經從過去單純的 IP 授權，逐步擴展到更廣的技術合作。在技術面上，我們持續讓自己的硬體信任根，和 Arm 架構下的安全模組與參考設計接軌，主要是為了因應邊緣 AI 和雲端資料中心在機密運算上的實際安全需求。同時，在先進製程上，我們也持續整合 OTP 與 PUF 技術，來支援整個系統層級的安全設計。

11. 公司有 ASIC 客戶已經導入公司的 IP 嗎？主要應用在哪些領域？

>> 是的，公司已有多家 ASIC 客戶導入我們的 IP，相關專案已進入先進製程，並應用在 AI 加速晶片、CPU、ISP 及高速介面（如 SerDes）等設計，對應 AI、HPC 等高效能應用場景。此外，我們也透過與 ASIC 設計服務夥伴的合作，持續擴大相關 IP 在先進製程平台上的導入與應用。

12. 美國要求晶片本土化製造，對公司一直以台灣及中國代工廠為主，是否是不利的？

>> 授權我們技術的代工廠和 IDM 是遍佈全球，並非中國和台灣代工廠而已。不論是美國本土公司或是主要的晶圓代工廠在美國都有生產基地，也會使用我們的 IP，隨著先進製程和安全相關平台的需求急增，這對我們來說是有利的。

13. 市場上有那些 Security IP 的競爭對手，與他們的競爭力比較？

>>目前除了我們，另外有 3 家，Rambus、Cadence（併購 Secure IC）及 Synopsys。Rambus 及 Cadence 的強項是在加密軟體層和協議，而我們是專注在硬體物理層的安全基礎，在很多案子裡，他們是我們的潛在客戶。Synopsys 併購了 SRAM PUF 業者（Intrinsic ID）。相較於 SRAM PUF，我們的 NeoPUF 最顯著的優勢在於物理層的穩定性與可靠度，並且符合 Caliptra Root of Trust 硬體標準。由於 NeoPUF 不需要額外的錯誤校正（Error Correction）或是儲存輔助資料（Helper Data）的 OTP，能顯著簡化系統架構，並具備優異的抗輻射（Radiation Hardened）特性，這使得我們的 PUF、OTP、TRNG 和 RoT IPs 在高等級安全應用中極具競爭力。

14.TSMC 縮減成熟製程產能，對公司的影響是不是就直接少掉這個市場？

>>我們認為主要的晶圓代工廠現在是在有計畫地調整產能，而不是單純縮減成熟製程。一些晶片客戶在主要代工廠的生產，會轉到比較先進的製程，比如像 PMIC 從 8 吋轉往 12 吋，或是改由關聯晶圓廠來承接。這樣的調整，對客戶產品的量產其實影響不大，對我們的業務也沒有實質影響。同時，這樣的產能調整也讓成熟製程的供需結構比較健康，晶圓代工的价格反而往比較有利的方向發展。

15.最近成熟製程晶圓代工價是否有調漲？公司如何看待代工價格趨勢？

>>隨著主要代工廠調整產能配置、縮減部分成熟製程產能，我們也從客戶那邊聽到一些調漲的聲音。不過實際情況還是會跟各家代工廠的策略，以及產能利用率有關。相較於前一段時間成熟製程價格下滑，目前價格趨於穩定、甚至出現回升，整體來看，對我們的權利金貢獻是偏正面的。

16.PUF 是否在可預期未來，會成為市場主流，相對現在的 security solution，PUF 解決了什麼問題，有機會讓晶片公司非採用不可用不可？

>>PUF 的功能是作為 Unique ID 及密鑰的用途，除了在 AI 加速器，data center 的 security 應用外，在未來 edge AI 以及 Physical AI 的發展，扮演必須的角色，因為在未來的世界，是 autonomous 世界，每一個 autonomous 物件都要有一個 unique ID，而且都要有自己的密鑰來保護自己的資料和資產。

17.最近軟體行業被 AI 工具取代，IP 產業也是高毛利率，是否存在類似情形？

>> 我們認為 IP 產業跟純軟體服務並不相同。AI 的確正在改變設計和開發流程，但在半導體 IP 領域，真正的核心價值是來自我們發明了我們 IP 底層的電晶體技術，這部分是受到專利權保護，再加上長時間累積的製程 know-how、矽驗證經驗，以及和晶圓代工廠、客戶之間的深度合作，這些都不是靠 AI 工具就能取代的。對我們來說，AI 比較像是幫助我們把研發做得更快、驗證更有效率的工具，而不會取代 IP。隨著製程持續往先進節點發展，對 IP 在可靠度、良率、功耗跟安全性的要求就越來越高，也更依賴實際量產經驗和平台化能力。所以我們認為，AI 不但不會削弱 IP 產業的長期價值，反而會讓真正有製程深度、量產實績的 IP 公司，跟其他競爭者的差距拉得更開。

18.請問公司所推動的改革措施，目前已觀察到哪些具體成效？

>>我們認為，改革的成效最後還是要回歸到看營運效率跟財務獲利結構有沒有真的變好。這一年來，公司持續在調整成本結構跟優化營運流程，主要目的是讓經營更有彈性、更有韌性、更有效率，也降低外部環境波動帶來的影響。

在營收方面，只要整體代工價格能夠趨於穩定、不再持續下滑，以目前的業務組合來看，本身就可以支撐相對穩定的成長。同時，在內部營運上，透過流程優化和費用控管，去年整個年度的營業利益率已經提升了 3.4 個百分點，也可以看到這些改革已經有效反映在獲利表現上。

在這樣的基礎上，隨著營運效率持續改善，加上公司本身是高毛利、資本支出相對低的營運模式，獲利成長具備一定的結構性槓桿。整體來看，我們會持續用財務紀律和營運效率，作為檢視改革成果的主要指標。